АНАЛИЗ И СИНТЕЗ НА ЛОГИЧЕСКИ СХЕМИ

Лекция

11. БРОЯЧИ

11.1. Общи сведения и класификация на броячите

Броячът е последователностна схема. Нарича се още последователностна схема от броячен тип. Той е един от типичните представители на възли в цифровата изчислителна машина наред с регистрите, дешифраторите и суматорите. Броячът е електронна схема (възел) регистрираща по определен начин наречен броене, постъпилите на входа й импулси (сигнали). В схемата на брояча има един вход и n изхода, чийто брой се определя от съотношението (11.1)

$$n \geq \log_2 K, \qquad (11.1)$$

където K е броят на състоянията, n е броят на необходимите запомнящи елементи (ЕА), а $\log_2 K$ е двоичният логаритъм на числото K закръглен до най-близкото по-голямо число. В цифровите изчислителни машини броячите се използват за формиране последователността на адресите на командите, за следене броят на циклите при изпълнение на командите или за отчитане на други временни интервали при предаване и обработване на информацията. Броячите влизат и в състава на разнообразни цифрови устройства: електронни часовници, делители на честота, разпределители на импулси, изчислителни и управляващи устройства и др.

Всеки брояч представлява съвкупност от n тригера (ЕА) и определен брой логически елементи. Съвкупността от тригери има определен брой устойчиви вътрешни състояния (не повече от 2n), като са изпълнени условията: при постъпване на входния импулс (сигнал) броячът преминава от едно устойчиво състояние в друго, като не преминава два пъти през едно и също устойчиво състояние преди да е преминал през всички останали и редът в който следват вътрешните състояния едно след друго е строго определен и неизменен (ако законът на броене и коефициентът на броене не се изменят). От тези особености следва, че графът на един брояч представлява цикъл от всичките му състояния, като едно от вътрешните състояния се избира условно за *начално* (*изходно*). В реалните броячи най-често за такова състояние се приема нулевото, като се предвижда възможност с подаване сигнал на специален вход на брояча той да бъде върнат от всяко вътрешно състояние в изходното.

Броят на вътрешните състояния на брояча се нарича *коефициент* или *модул на броене* K. Той зависи от броя на ЕА (елементите памет), от които е изграден броячът и от схемата им на свързване. Броят на разредите на брояча се определя от броя на ЕА в схемата. Ако броят на ЕА (разрядите) е n, тогава

пълният n разряден брояч има K = 2n. Ако K < 2n, броячът се нарича *непълен* (*частичен*). Най-често използваните непълни броячи са с K = 10 и се наричат *десетични* (*декадни*).

Ако изходният сигнал се получава след преминаването на брояча през всичките му вътрешни състояния, той се нарича преизчислителна схема. Такава схема може да формира изходен сигнал и след подаване на определен брой (P) входни импулса (сигнала) и се нарича преизчислителна схема с коефициент на преизчисление P.

Още едно условие, характеризиращо действието на броячите е, че броенето (в права или обратна посока) се извършва по *модул K*, което означава, че след достигане на максималната (минималната) си стойност, броячът при следващия входен импулс (сигнал) преминава в минималната (максималната) си стойност. Това свойство позволява да се използват броячите за деление на честотата. Ако входните импулси следват с честота fвх, то честотата на изходните импулси е (11.2)

$$f_{изх} = f_{вх}/K. \qquad (11.2)$$

Някои от основните параметри на броячните схеми са:

- капацитет (модул на броене) – максималния брой импулси, който може да фиксира броячът;
- разрешаваща способност – минималното време на следване на входните импулси (сигнали), при което броячът работи нормално;
- време за регистрация – времето от постъпване на поредния входен импулс (сигнал) до завършване на най-дългия възможен преходен процес;
- бързодействие на брояча се характеризира с максимално допустимата честота на постъпване на входните импулси за броене $f_{бр}$ и времето за установяване (кода) на брояча $t_{уст}$ – интервала от време между момента на завършване на импулса на броене и момента за установяване на кода.

В зависимост от начина на броене се различават следните видове броячи:

- *сумиращи* (*събиращи*) *броячи*, при които след всеки входен импулс (сигнал) вътрешното състояние се увеличава с 1;
- *изваждащи броячи*, при които след всеки входен импулс (сигнал) вътрешното състояние се намалява с 1;
- *реверсивни броячи*, които работят както в режим на сумиране (броенето се извършва в права посока), така и в режим на изваждане (броенето се извършва в обратна посока) в зависимост от специален управляващ сигнал;
- *кръгови броячи*. За построяването на такива броячи е необходимо да се използва специално кодиране на вътрешните състояния. Въвежда се и се премества една единствена единица (или нула) и броят на регистрираните импулси се определя от местоположението на тази единица. В тези броячи информацията може да се премества неограничен брой пъти. Кръговите броячи могат да бъдат с преместване на сигнала както отляво надясно, така и отдясно наляво, а също и реверсивни. Кръговите броячи могат да се използват и като делители на честота с коефициент на деление K=n.

В зависимост от начина на кодиране на вътрешните състояния се различават:

- *двоични броячи*;
- *двоично-десетични* (*декадни*) *броячи*;
- *кръгови броячи* – състоянието на брояча се определя от местоположението на една единствена 1 или 0;
- *броячи на Джонсън* – състоянието на брояча се определя от броя 1-ци или 0-ли (характерно за тези броячи е, че с n тригера се получават 2n състояния).

По начина по който е организирано броенето се разделят на:

- *синхронни броячи*, за работата на които е необходим синхронизиращ сигнал. Структурата им осигурява едновременно превключване на всички тригери в брояча;
- *асинхронни броячи*, работещи без синхронизиращ сигнал. Отделните тригери не се превключват строго едновременно, а с малко закъснение един спрямо друг;
- *броячи с комбинирано действие*. При тях броячът е разделен на части, като тригерите в отделните части са свързани по единия начин (например синхронно), а самите части – по другия начин (например асинхронно).

Според типа на използваните в отделните звена елементи се класифицират броячите като:

- *тригерни броячи* – образуват се чрез подходящо свързване на Т тригери. Това е основният тип броячи поради простото устройство, високата сигурност и ниската цена на тригерите;
- *броячи с преместващи регистри*. При тях за отделните звена се използват преместващи регистри, свързани най-често като кръгови броячи. Предимство на подобни броячи е лесната индикация на резултата, а недостатък – по-големия брой тригери. Броячите от тази група се разделят още на *кръгови броячи* и *броячи на Джонсън*.

В зависимост от структурата и предназначението си броячите обикновено имат:

броячен вход, на който се подават подлежащите на броене импулси (сигнали);

управляващи и спомагателни входове, например вход за установяване на начално състояние (нулиране), един или два входа за управление режима на броене (при реверсивните броячи), входове за установяване на отделните разряди на брояча поотделно (паралелни входове) и др.;

изходи – най-често за изходи се използват единичните изходи на тригерите, като тригерът, съответстващ на двоичния разред с най-малко тегло (2^0), се нарича младши, а тригерът в разреда с най-голямо тегло (2^{n-1}) – старши.

Процесът на броене може да се раздели на две микрооперации – двоично сумиране по модул 2 и формиране и разпространение на пренос от младшите към старшите разреди. Разпространението на преноса се осигурява от комбинационна част (*верига за пренос*), в зависимост от структурата на която се различават броячи с *последователен*, *ускорен* и *паралелен пренос*.

При броячите най-целесъобразно е да се използват тригери тип Т, JK или D.

Броячите имат много схемни разновидности, които се различават по коефициента на броене K, кодирането на вътрешните състояния, броя и типа на елементите памет, структурата на веригите за пренос и т.н.

11.2. Синтез на броячи

Принципно синтезът на броячни схеми не се различава от този на ПС. Започва се непосредствено от кодирана таблица на преходите, в която се представя програмата за работа на броячната схема. Към нея се добавят колони, съответстващи на входовете на използваните тригери. Всяка колона се попълва индивидуално по следния начин: за всеки ред от таблицата се отчитат стойностите на *възбудителните функции* за конкретния тригер и неговото (старо Q_i^t) състояние; от матрицата на съответния тип ЕА по старото му състояние и сигналите на входа (входовете) му се отчита новото му състояние и се записва в разглеждания ред от колоната на тригера. От всяка колона се намира възбудителна функция, която определя сигналите на входа на съответния тригер (напр. ако е тип Т $\rightarrow T_i$). Тъй като стойностите на аргументите и възбудителната функция се определят за един и същи такт, то T_i е логическа (превключвателна) функция.

Под *синтезиране на тригерен брояч* се разбира определяне на оптимална структура на брояча, изразяваща се в минимален брой тригери с минимум връзки между тях.

За синтезирането на брояч е необходимо да се зададе:

- коефициентът K на броене (капацитетът на брояча);
- режимът на броене (сумиращ, изваждащ, реверсивен);
- редът на изменение на състоянията на брояча;
- бързодействието;
- времето за установяване кода на брояча.

В зависимост от зададеното време за установяване на кода се избира типът на брояча – синхронен или асинхронен. След приемане типа на брояча, се избира типът на тригерите - Т, JK или D.

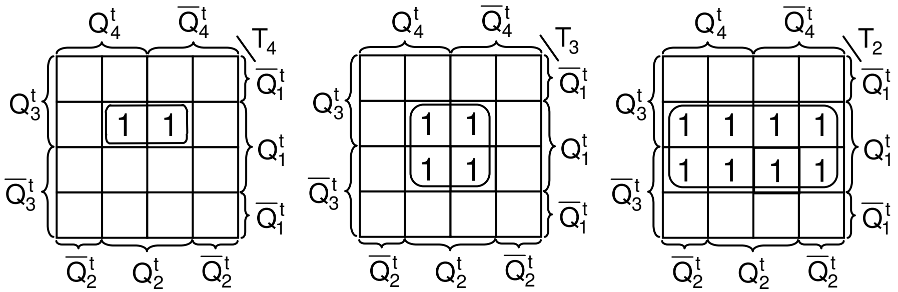
Броят на тригерите в брояча се определя от (11.1).

Пример 11-1. Да се синтезира пълен *сумиращ* четириразряден брояч с тригери тип Т.

Таблица кодирана на преходите 11-1

Q_4^t	Q_3^t	Q_2^t	Q_1^t	Q_4^{t+1}	Q_3^{t+1}	Q_2^{t+1}	Q_1^{t+1}	T_4	T_3	T_2	T_1
0	0	0	0	0	0	0	1	0	0	0	1
0	0	0	1	0	0	1	0	0	0	1	1
0	0	1	0	0	0	1	1	0	0	0	1
0	0	1	1	0	1	0	0	0	1	1	1
0	1	0	0	0	1	0	1	0	0	0	1
0	1	0	1	0	1	1	0	0	0	1	1
0	1	1	0	0	1	1	1	0	0	0	1
0	1	1	1	1	0	0	0	1	1	1	1
1	0	0	0	1	0	0	1	0	0	0	1
1	0	0	1	1	0	1	0	0	0	1	1
1	0	1	0	1	0	1	1	0	0	0	1
1	0	1	1	1	1	0	0	0	1	1	1
1	1	0	0	1	1	0	1	0	0	0	1
1	1	0	1	1	1	1	0	0	0	1	1
1	1	1	0	1	1	1	1	0	0	0	1
1	1	1	1	0	0	0	0	1	1	1	1

От таблица 11-1 се намират възбудителните функции след представянето им в карти на Вейч за четири променливи и минимизирането им.



$$T_4 = Q_3 Q_2 Q_1\,; \quad T_3 = Q_2 Q_1\,; \quad T_2 = Q_1\,; \quad T_1 = 1\,.$$

Анализът на възбудителните функции T_i, получени след минимизацията им, води до следния извод: в събиращ двоичен брояч възбудителната функция на входа на всеки тригер тип T представлява логическо произведение от сигналите от единичните изходи на всички по-младши тригери. На входа на най-младшия тригер се подава константа 1. Следователно един n-разреден събиращ двоичен брояч може да се опише чрез система възбудителни функции (11.3):

$$T_1 = 1\,;$$

$$T_i = \bigwedge_{j=1}^{i-1} Q_j,\ i = 2, 3, ..., n. \qquad (11.3)$$

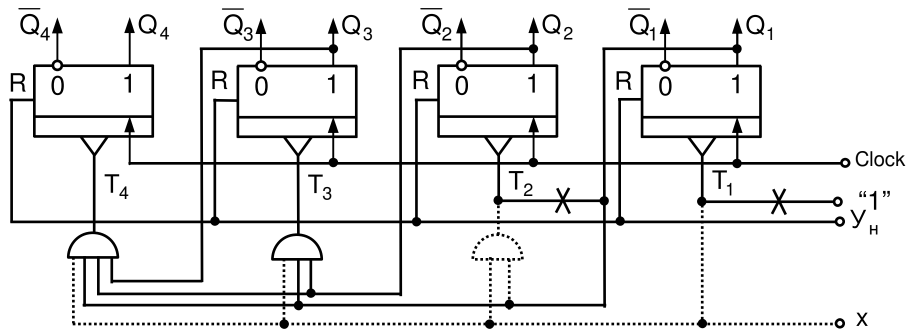
Ако броячът трябва да брои не тактовите импулси (Clock), а сигналите на

отделен броячен вход x, зависимостите (11.3) добиват вида (11.4)

$$T_1 = x\,;$$

$$T_i = x \bigwedge_{j=1}^{i-1} Q_j,\ i = 2, 3, ..., n. \qquad (11.4)$$

На фиг. 11.1 е представена схемата на *брояча с паралелен пренос*, построена въз основа на системата възбудителни функции 11.3, а с пунктир са добавени връзките между елементите, които съответстват на системата възбудителни функции 11.4. В схемите на броячите означението $У_н$ е *установяване начално*.



Фиг. 11.1. Пълен сумиращ четириразряден брояч

Предимство на полученото на фиг. 11.1 схемно решение (*брояч с паралелен пренос*) е високото бързодействие. Самата организация на разпространение на преноса дава възможност за това, а така също и реализирането само чрез един логически елемент И на възбудителната функция на всеки тригер. Недостатък на схемата е големия брой входове на използваните логически елементи И в старшите разреди (n-1 входа за $n^{-тия}$ разред).

По-проста реализация на сумиращ брояч (фиг. 11.2) се получава, ако възбудителните функции се представят във вида (11.5).

$$T_1 = x\,;$$

$$T_i = T_{i-1}.Q_{i-1},\ i = 2, 3, ..., n. \qquad (11.5)$$

Възбудителните функции на този брояч се реализират от комбинационна част, структурирана само от двувходови логически елементи И. Броячът от този тип се нарича *брояч с текущ пренос*.

Изваждащ брояч. По показания с пример 11-1 начин се получават схемните решения и на изваждащите броячи. В схемно отношение разликата между сумиращ и изваждащ брояч е само в това, че вместо от правите изходи, сигналите към комбинационната част се получават от инверсните изходи на тригерите. Един n-разреден изваждащ двоичен брояч се описва от система възбудителни функции, която има вида (11.6).

$$T_1 = 1 \text{ или; } T_i = \bigwedge_{j=1}^{i-1} \overline{Q}_j,\ i = 2, 3, ..., n,$$

или (11.6)

$$T_1 = x\ ;\ T_i = x \bigwedge_{j=1}^{i-1} \overline{Q}_j,\ i = 2, 3, ..., n.$$

Реверсивен брояч. Тези броячи работят както в режим на сумиране (броенето се извършва в права посока), така и в режим на изваждане (броенето се извършва в обратна посока) в зависимост от специален управляващ сигнал y. Един n-разреден реверсивен двоичен брояч се описва от система възбудителни функции, която има вида (11.7).

$$T_1 = 1\ ;\ T_i = \overline{y} \bigwedge_{j=1}^{i-1} Q_j \vee y \bigwedge_{j=1}^{i-1} \overline{Q}_j,\ i = 2, 3, ..., n,$$

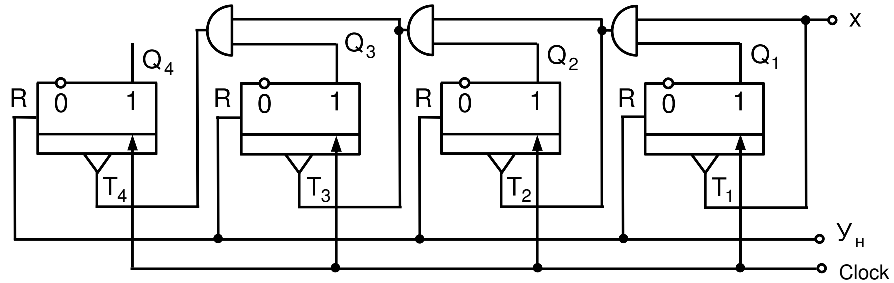
или (11.7)

$$T_1 = x\ ; T_i = x(\overline{y} \bigwedge_{j=1}^{i-1} Q_j \vee y \bigwedge_{j=1}^{i-1} \overline{Q}_j),\ i = 2, 3, ..., n.$$

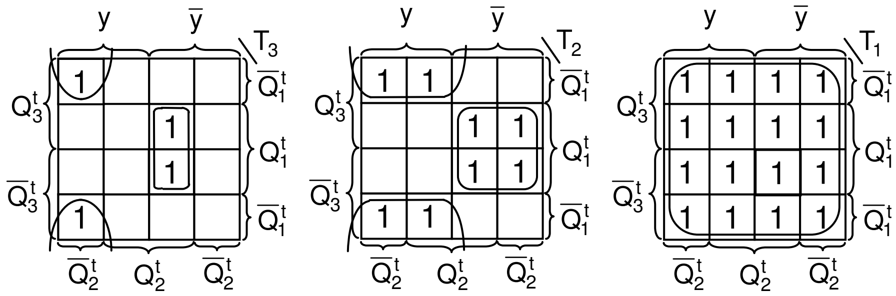
От кодираната таблица на преходите на три разреден реверсивен брояч 11-2 се намират възбудителните функции T_1, T_2 и T_3.

Таблица кодирана на преходите 11-2

y	Q_3^t	Q_2^t	Q_1^t	Q_3^{t+1}	Q_2^{t+1}	Q_1^{t+1}	T_3	T_2	T_1
0	0	0	0	0	0	1	0	0	1
0	0	0	1	0	1	0	0	1	1
0	0	1	0	0	1	1	0	0	1
0	0	1	1	1	0	0	1	1	1
0	1	0	0	1	0	1	0	0	1
0	1	0	1	1	1	0	0	1	1
0	1	1	0	1	1	1	0	0	1
0	1	1	1	0	0	0	1	1	1
1	0	0	0	1	1	1	1	1	1
1	1	1	1	1	1	0	0	0	1
1	1	1	0	1	0	1	0	1	1
1	1	0	1	1	0	0	0	0	1
1	1	0	0	0	1	1	1	1	1
1	0	1	1	0	1	0	0	0	1
1	0	1	0	0	0	1	0	1	1
1	0	0	1	0	0	0	0	0	1



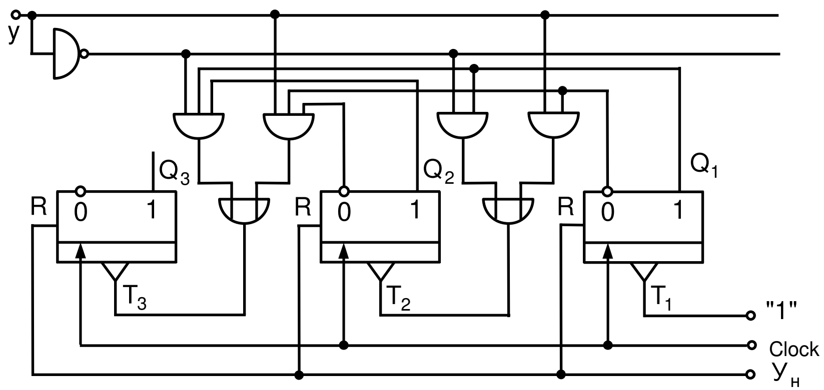
Фиг. 11.2. Сумиращ четириразреден двоичен брояч с текущ пренос



$T_3 = y\overline{Q}_2\overline{Q}_1 + \overline{y}Q_2Q_1\,;$ $T_2 = y\overline{Q}_1 + \overline{y}Q_1\,;$ $T_1 = 1\,.$

На фиг. 11.3 е представена схемата на три разредния реверсивен брояч, построена въз основа на получените след минимизацията възбудителни функции T_1, T_2 и T_3.

Досега разгледаните схеми на броячи променят вътрешните си състояния в съответствие с *код 8-4-2-1*. Броенето може да се извършва и в друг двоичен код, например в *код на Грей* (*"Gray code"*).

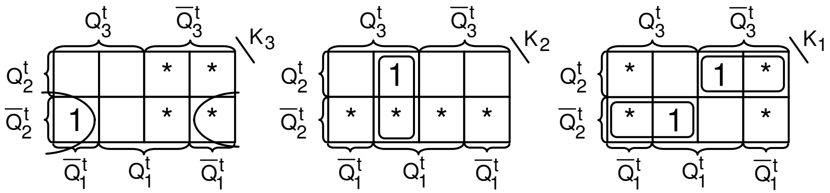


Фиг. 11.3. Триразреден реверсивен двоичен брояч

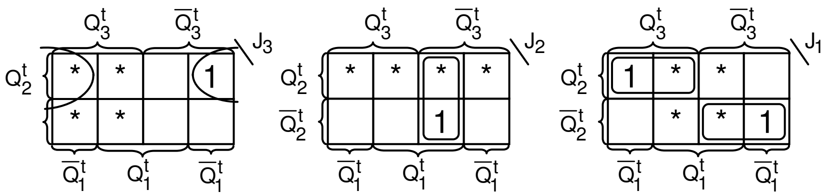
Следва процедура за синтез на три-разреден събиращ брояч, променящ вътрешните си състояния в съответствие с код на Грей (фиг. 11.4). За реализацията са избрани ЕА тип JK.

Таблица кодирана на преходите 11-3

Q_3^t	Q_2^t	Q_1^t	Q_3^{t+1}	Q_2^{t+1}	Q_1^{t+1}	K_3	J_3	K_2	J_2	K_1	J_1
0	0	0	0	0	1	*	0	*	0	*	1
0	0	1	0	1	1	*	0	*	1	0	*
0	1	1	0	1	0	*	0	0	*	1	*
0	1	0	1	1	0	*	1	0	*	*	0
1	1	0	1	1	1	0	*	0	*	*	1
1	1	1	1	0	1	0	*	1	*	0	*
1	0	1	1	0	0	0	*	*	0	1	*
1	0	0	0	0	0	1	*	*	0	*	0



$K_3 = \overline{Q}_2\overline{Q}_1$; $\quad K_2 = Q_3 Q_1$; $\quad K_1 = \overline{Q}_3 Q_2 + Q_3\overline{Q}_2$;

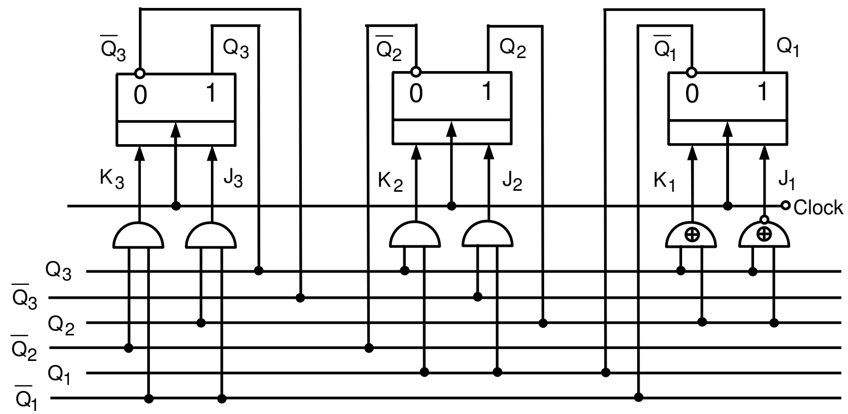


$J_3 = Q_2\overline{Q}_1$; $\quad J_2 = \overline{Q}_3 Q_1$; $\quad J_2 = Q_3 Q_2 + \overline{Q}_3\overline{Q}_2$.

Друг вид броячи са *непълните* (*частични*). При тях броят на вътрешните състояния K е по-малък от 2^n ($K < 2^n$). Неизползваните вътрешни състояния могат да се вземат предвид при синтеза за допълнително опростяване (минимизация) на възбудителните функции. Като пример може да се посочи синтезът на събиращ брояч с коефициент на броене K = 5. По-долу е показано намирането на възбудителните функции от кодираната му таблица и схемната му реализация. За синтеза на схемата са избрани D тип ЕА.

11.3. Броячи в интегрално изпълнение

Броячите са много разнообразни по схемните си варианти. Независимо от това, във всички схеми на брояча има общи принципи в логическтата структура и действието им.



Фиг. 11.4. Три-разреден събиращ брояч, променящ вътрешните си състояния в съответствие с код на Грей

Основният елемент в броячите е тригерът тип Т, който в интегрална елементна база се получава чрез съответно свързване на тригери тип J-K, 3J-3K (3J-3K - 7472) или тип D (7474).

Интегрални ТТЛ синхронни броячи работещи само в режим на сумиране са:

74160 – синхронен двоично-десетичен брояч;

74161 – синхронен четириразряден двоичен брояч;

74162 – синхронен двоично-десетичен брояч със синхронен нулиращ вход, x_r;

74163 – синхронен четириразряден двоичен брояч със синхронен нулиращ вход, x_r;

По-голяма универсалност притежават синхронните реверсивни броячи. Такива схеми са:

74168 – реверсивен двоично-десетичен брояч;

74169 – синхронен реверсивен брояч до 16;

74190 – синхронен реверсивен двоично-десетичен брояч до 16;

74191 – синхронен реверсивен брояч до 16;

74192 – синхронен реверсивен двоично-десетичен брояч;

74193 – синхронен реверсивен брояч до 16;

Един от най-често използваните броячи е 7490-асинхронен двоичен брояч. Използва се за реализиране на броячи с коефициент 10, 2 и 5 (K може да има и други стойности), като делител на честота, за нуждите на цифровата индикация и др.;

Подобен в структурно отношение е броячът 7493 (пълен четириразряден събиращ брояч), но при него двата съставящи го брояча са с K=2 и K=8.