

**ТЕХНИЧЕСКИ УНИВЕРСИТЕТ - ГАБРОВО**  
**ФАКУЛТЕТ „ЕЛЕКТРОТЕХНИКА И ЕЛЕКТРОНИКА”**

Приета с решение на ФС  
Протокол № 7/19.09.2017г.

Утвърдил  
Декан:  
/проф. д-р инж. Зв. Ненова/

**У Ч Е Б Н А П Р О Г Р А М А**

По дисциплината: **ПРОЕКТИРАНЕ НА ЦИФРОВИ СИСТЕМИ**  
**С ПРОГРАМИРУЕМА ЛОГИКА**  
включена в учебния план на специалност: **КОМПЮТЪРНИ СИСТЕМИ И ТЕХНОЛОГИИ**  
Образователно-квалификационна степен: **БАКАЛАВЪР**  
Област на висше образование: **ТЕХНИЧЕСКИ НАУКИ**  
Професионално направление:  
**КОМУНИКАЦИОННА И КОМПЮТЪРНА ТЕХНИКА /шифър 5.3/**  
Професионална квалификация:  
**„КОМПЮТЪРЕН ИНЖЕНЕР”**  
Форма на обучение: **РЕДОВНА И ЗАДОЧНА**  
Катедра: **„КОМПЮТЪРНИ СИСТЕМИ И ТЕХНОЛОГИИ”**

ГАБРОВО  
2017 г.

## I. ИЗВАДКА ОТ УЧЕБНИЯ ПЛАН

Учебна дисциплина	Семестър	Хорариум Л+СУ+ЛУ	Курсова работа (проект)	Форма на контрол
Проектиране на цифрови системи с програмируема логика	PO	30+0+20	-	И
Проектиране на цифрови системи с програмируема логика	3O	15+0+10	-	И

PO – редовна форма на обучение

3O – задочна форма на обучение

## II. АНОТАЦИЯ

Курсът по “Проектиране на цифрови системи с програмируема логика” има за цел да запознае студентите с методите и средствата за проектиране на цифрови схеми и системи, посредством съвременни програмируеми логически интегрални схеми. Изучава се езикът за хардуерно описание VHDL, като се проектират различни видове типови комбинационни, последователностни схеми и памети, участващи в реализацията на по-големи цифрови системи. В обучението е включено и създаване на тестови установки за симулация и тестване на VHDL проектите. Последния етап от обучението е свързан с проектиране на цифрови системи базирани на крайни автомати. Обучението завършва със самостоятелна работа на студентите, които имат за задача да проектират неголеми цифрови схеми с възможност за вграждане в по-големи системи.

## III. СЪДЪРЖАНИЕ НА УЧЕБНАТА ПРОГРАМА

№	Теми на лекциите и упражненията	Часа	
		PO	3O
1	2	3	4
	<b>МОДУЛ I : Въведение в програмируемата логика</b> – 16 ч. (10+0+6) Лекции – 10 (5) часа, Семинарни упражнения 0 часа, Лабораторни упражнения - 6 (3) часа	<b>16</b>	<b>8</b>
	<b>А. Лекции</b>	<b>10</b>	<b>5</b>
1.1	Програмируеми логически устройства. Видове.	2	1
1.2	Архитектура на програмируеми логически устройства.	2	1
1.3	Методика за проектиране с програмируеми логически устройства.	2	1
1.4	Езици за спецификация. Език за хардуерно описание VHDL.	2	1
1.5	Среди за автоматизирано проектиране.	2	1
	<b>Б. Семинарни упражнения</b>	<b>0</b>	<b>0</b>
	<b>В. Лабораторни упражнения</b>	<b>6</b>	<b>3</b>
1.1	Развойна среда за автоматизирано проектиране на цифрови системи. Структура и функционални възможности.	2	1
1.2	Развойни платки за проектиране на цифрови системи с CPLD и FPGA устройства.	2	1
1.3	Реализация на примерен проект в развойните платки.	2	1
	<b>МОДУЛ II : Проектиране на цифрови и логически схеми - 18 ч.</b> (10+0+8) Лекции – 10 (5) часа, Семинарни упражнения 0 часа, Лабораторни упражнения - 8 (4) часа	<b>18</b>	<b>9</b>
	<b>А. Лекции</b>	<b>10</b>	<b>5</b>
2.1	Технологии, методи и средства за проектиране на цифрови схеми с програмируема логика.	2	1

2.2	Нива на представяне на цифровите схеми.	2	1
2.3	Етапи при проектиране на цифрови схеми.	2	1
2.4	Проектиране на комбинационни схеми.	2	1
2.5	Проектиране на последователностни схеми.	2	1
	<b>Б. Семинарни упражнения</b>	<b>0</b>	<b>0</b>
	<b>В. Лабораторни упражнения</b>	<b>8</b>	<b>4</b>
2.1	Програмиране, тестване и реализация на схеми за аритметични и логически операции.	2	1
2.2	Програмиране, тестване и реализация на типови комбинационни схеми.	2	1
2.3	Програмиране, тестване и реализация на мултиплексори и буфери с три състояния.	2	1
2.4	Програмиране, тестване и реализация на броячни и регистрови схеми.	2	1
	<b>МОДУЛ III : Проектиране на цифрови системи</b> - 16 ч. (10+0+6) Лекции – 10 (5) часа, Семинарни упражнения 0 часа, Лабораторни упражнения - 6 (3) часа	<b>16</b>	<b>8</b>
	<b>А. Лекции</b>	<b>10</b>	<b>5</b>
3.1	Йерархично проектиране на цифрови системи.	2	1,5
3.2	Проектиране на различни видове памети.	3	1
3.3	Проектиране на крайни автомати.	3	1
3.4	Проектиране на цифрови системи базирани на крайни автомати.	3	1
	<b>Б. Семинарни упражнения</b>	<b>0</b>	<b>0</b>
	<b>В. Лабораторни упражнения</b>	<b>6</b>	<b>3</b>
3.1	Програмиране, тестване и реализация на FIFO памети.	2	1
3.2	Програмиране, тестване и реализация на ROM и RAM памети.	2	1
3.3	Програмиране, тестване и реализация на цифрова система базирана на крайни автомати.	2	1
<b>Общо</b>		<b>50</b>	<b>25</b>

#### **IV. ФОРМИ НА КОНТРОЛ НА ЗНАНИЯТА**

Семестриалният изпит е писмен. По време на изпита студентите попълват тест и решават задачи.

Тестът включва въпроси от материалите разглеждани на лекции и лабораторни упражнения. За всеки верен отговор се дават точки. Регламентиран е броя точки за всяка оценка по шестобалната система.

Задачите се оценяват също по точки с предварително уточнен регламент.

Окончателната оценка се формира на база оценките от теста, задачите и текущия контрол.

#### **ЛИТЕРАТУРА**

##### **А. Основна**

1. Гиздарски Е., Проектиране с програмируема логика, Русе, 1998
2. Иванов Н., Алгебра на препрограмируемите прибори - първа част, С., 2004
3. Начева-Филипова Кр., Христов М., Използване на VHDL за синтез на електронен хардуер, С., 2004
4. Mealy B., F. Tappero, Free Range VHDL, Free Range Factory, 2015
5. Pedroni V., Finite State Machines in Hardware: Theory and Design (with VHDL and SystemVerilog), The MIT Press, 2013
6. Field M., Introducing the Spartan 3E FPGA and VHDL, <https://hamsterworks.co.nz>, 2012
7. Бибило П. Н., Основы. Язык VHDL, Учебное пособие, Москва, 2011

##### **Б. Допълнителна**

1. Христов М., Р. Радонов, Б. Дончев, Системи за проектиране в микроелектрониката, С., 2004.
2. Cole C., Real Digital - A hands-on approach to digital design, Xi'an, 2009
3. MaxField C., The Design Warrior's Guide to FPGAs, Oxford, 2004
4. Perdoni V., Circuit Design with VHDL, Cambridge, 2004

Съставил:

/ доц. д-р инж. В. Кукенска /

Програмата е приета от КС на профилираща катедра „Компютърни системи и технологии“ с Протокол № 1/13.09.2017 г.

Ръководител катедра:

/доц. д-р инж. В. Кукенска/

**ТЕХНИЧЕСКИ УНИВЕРСИТЕТ – ГАБРОВО**  
**ФАКУЛТЕТ „ЕЛЕКТРОТЕХНИКА И ЕЛЕКТРОНИКА”**

Приета с решение на ФС  
Протокол № 7/19.09.2017 г.

Утвърдил  
Декан:  
/проф. д-р инж. Зв. Ненова /

**ХАРАКТЕРИСТИКА**

**НА ДИСЦИПЛИНАТА „ПРОЕКТИРАНЕ НА ЦИФРОВИ СИСТЕМИ  
С ПРОГРАМИРУЕМА ЛОГИКА”  
ЗА СПЕЦИАЛНОСТ „КОМПЮТЪРНИ СИСТЕМИ И ТЕХНОЛОГИИ”**

**форма на обучение – редовна**

Обучаваща катедра: „Компютърни системи и технологии”

Образователно-квалиф. степен: <b>Бакалавър</b>	Вид на дисциплината: <b>Избираема</b>	№ по учебен план <b>37.2</b>	Година: <b>4</b>
Семестър: <b>VIII</b>	Брой кредити: <b>6</b>	Водещ преподавател: <b>доц. д-р инж. Валентина Стоянова Кукенска</b>	
<b>Цел на курса:</b> Запознаване на студентите с с принципите, методите и средствата за изграждане на компютърни модели. Обучението включва запознаване с технологията на компютърното моделиране. Разглеждат се особеностите на различни компютърни модели и техните приложения. В обучението е включено и създаване на тестови установки за симулация и тестване на компютърните модели.			
<b>Необходими условия:</b> Лекционна зала, лабораторна зала с компютърни системи с инсталирана развойна среда, фирмена литература.			
<b>Съдържание на курса:</b> Обучението включва изучаване на структурата и особеностите на програмируемите логически устройства, етапите и методите за проектиране на цифрови системи и необходимата за тази цел средства. Набляга се на йерархичното проектиране базирано на модули и проектирането на цифрови системи, базирано на крайни автомати. Изучават се методите за верифициране на проектите, посредством симулация и създаване на тестови установки.			
<b>Препоръчителна литература:</b> 1. Начева-Филипова Кр., Христов М., Използване на VHDL за синтез на електронен хардуер, С., 2004 2. Mealy B., F. Tappero, Free Range VHDL, Free Range Factory, 2015 3. Pedroni V., Finite State Machines in Hardware: Theory and Design (with VHDL and SystemVerilog), The MIT Press, 2013 4. Field M., Introducing the Spartan 3E FPGA and VHDL, <a href="https://hamsterworks.co.nz">https://hamsterworks.co.nz</a> , 2012 5. Бибило П. Н., Основы. Язык VHDL, Учебное пособие, Москва, 2011			
<b>Методи на преподаване:</b> Лекции, лабораторни упражнения, протоколи, решаване на индивидуални задачи, електронни фирмени каталози, програмни среди за проектиране.			
<b>Методи на оценяване:</b> Семестриалният изпит е писмен.			
<b>Кредити по видове дейност:</b> Аудиторна заетост: (30 часа л+20 часа лу, общо 50 часа): <b>2 кредита</b> Извънаудиторна заетост: (100 часа): <b>4 кредита</b> Д.1 Подготовка за семинарни упражнения – 0,3к., Д.2 Посещение на библиотека - 0,3к., Д.4 Подготовка на протоколи - 0,3к., Д.5 - Самостоятелна работа с обучаващи програми – 0,3к., Подготовка на протоколи, Д.7 Подготовка за изпит – 1,3к., Д.14 Работа в интернет - 0,5к., Д.15 Домашни работи от различен тип - 0,5к., Д.23 Консултация с преподавател – 0,5к.			
<b>Език, на който се преподава:</b> български			

Приета от КС на профилираща катедра „Компютърни системи и технологии“ с Протокол № 1/13.09.2017 г.

Ръководител катедра:  
/доц. д-р инж. В. Кукенска/

**ТЕХНИЧЕСКИ УНИВЕРСИТЕТ – ГАБРОВО  
ФАКУЛТЕТ „ЕЛЕКТРОТЕХНИКА И ЕЛЕКТРОНИКА”**

Приета с решение на ФС  
Протокол № 7/19.09.2017 г.

Утвърдил  
Декан:  
/проф. д-р инж. Зв. Ненова /

**ХАРАКТЕРИСТИКА**

**НА ДИСЦИПЛИНАТА „ПРОЕКТИРАНЕ НА ЦИФРОВИ СИСТЕМИ  
С ПРОГРАМИРУЕМА ЛОГИКА”  
ЗА СПЕЦИАЛНОСТ „КОМПЮТЪРНИ СИСТЕМИ И ТЕХНОЛОГИИ”**

**форма на обучение – задочна**

Обучаваща катедра: „Компютърни системи и технологии”

Образователно-квалиф. степен: <b>Бакалавър</b>	Вид на дисциплината: <b>Избираема</b>	№ по учебен план <b>37.2</b>	Година: <b>4</b>
Семестър: <b>VIII</b>	Брой кредити: <b>6</b>	Водещ преподавател: <b>доц. д-р инж. Валентина Стоянова Кукенска</b>	
<b>Цел на курса:</b> Запознаване на студентите с с принципите, методите и средствата за изграждане на компютърни модели. Обучението включва запознаване с технологията на компютърното моделиране. Разглеждат се особеностите на различни компютърни модели и техните приложения. В обучението е включено и създаване на тестови установки за симулация и тестване на компютърните модели.			
<b>Необходими условия:</b> Лекционна зала, лабораторна зала с компютърни системи с инсталирана развойна среда, фирмена литература.			
<b>Съдържание на курса:</b> Обучението включва изучаване на структурата и особеностите на програмируемите логически устройства, етапите и методите за проектиране на цифрови системи и необходимата за тази цел средства. Набляга се на йерархичното проектиране базирано на модули и проектирането на цифрови системи, базирано на крайни автомати. Изучават се методите за верифициране на проектите, посредством симулация и създаване на тестови установки.			
<b>Препоръчителна литература:</b> 6. Начева-Филипова Кр., Христов М., Използване на VHDL за синтез на електронен хардуер, С., 2004 7. Mealy B., F. Tappero, Free Range VHDL, Free Range Factory, 2015 8. Pedroni V., Finite State Machines in Hardware: Theory and Design (with VHDL and SystemVerilog), The MIT Press, 2013 9. Field M., Introducing the Spartan 3E FPGA and VHDL, <a href="https://hamsterworks.co.nz">https://hamsterworks.co.nz</a> , 2012 10. Бибило П. Н., Основы. Язык VHDL, Учебное пособие, Москва, 2011			
<b>Методи на преподаване:</b> Лекции, лабораторни упражнения, протоколи, решаване на индивидуални задачи, електронни фирмени каталози, програмни среди за проектиране.			
<b>Методи на оценяване:</b> Семестриалният изпит е писмен.			
<b>Кредити по видове дейност:</b> Аудиторна заетост: <b>(15 часа л+10 часа лу, общо 25 часа): 1 кредит</b> Извънаудиторна заетост: <b>(137,5 часа): 5 кредита</b> Д.1 Подготовка за семинарни упражнения – 0,3к., Д.2 Посещение на библиотека - 0,3к., Д.3 Задания за извънаудиторно решаване на задачи – 0,7к., Д.4 Подготовка на протоколи - 0,3к., Д.5 - Самостоятелна работа с обучаващи програми – 0,3к., Д.7 Подготовка за изпит – 1,5к., Д.10 Работа върху курсови задачи – 0,6к., Д.15 Домашни работи от различен тип - 0,5к., Д.23 Консултация с преподавател – 0,5к.			
<b>Език, на който се преподава:</b> български			

Приета от КС на профилираща катедра „Компютърни системи и технологии“ с Протокол № 1/13.09.2017 г.

Ръководител катедра:  
/доц. д-р инж. В. Кукенска/

**ТЕХНИЧЕСКИ УНИВЕРСИТЕТ - ГАБРОВО**  
**КАТЕДРА „КОМПЮТЪРНИ СИСТЕМИ И ТЕХНОЛОГИИ”**

**ВЪПРОСНИК**

по **„ПРОЕКТИРАНЕ НА ЦИФРОВИ СИСТЕМИ С ПРОГРАМИРУЕМА ЛОГИКА”**  
за студентите от специалност **„Компютърни системи и технологии”**  
редовна и задочна форма на обучение, образователно-квалификационна степен **„бакалавър”**

**МОДУЛ 1: ВЪВЕДЕНИЕ В ПРОГРАМИРУЕМАТА ЛОГИКА**

- 1.1 Програмируеми логически устройства. Видове.
- 1.2 Архитектура на програмируеми логически устройства.
- 1.3 Методика за проектиране с програмируеми логически устройства.
- 1.4 Езици за спецификация. Език за хардуерно описание VHDL.
- 1.5 Средства и среди за компютърното моделиране.

**МОДУЛ 2: ПРОЕКТИРАНЕ НА ЦИФРОВИ И ЛОГИЧЕСКИ СХЕМИ**

- 2.1 Технологии, методи и средства за проектиране на цифрови схеми с програмируема логика.
- 2.2 Нива на представяне на цифровите схеми.
- 2.3 Етапи при проектиране на цифрови схеми.
- 2.4. Проектиране на комбинационни схеми.
- 2.4 Проектиране на последователностни схеми.

**МОДУЛ 3: ПРОЕКТИРАНЕ НА ЦИФРОВИ СИСТЕМИ**

- 3.1 Йерархично проектиране на цифрови системи.
- 3.2 Проектиране на различни видове памети.
- 3.3 Проектиране на крайни автомати.
- 3.4 Проектиране на цифрови системи базирани на крайни автомати.

**ЛИТЕРАТУРА**

**А. Основна**

1. Гиздарски Е., Проектиране с програмируема логика, Русе, 1998
2. Иванов Н., Алгебра на препрограмируемите прибори - първа част, С., 2004
3. Начева-Филипова Кр., Христов М., Използване на VHDL за синтез на електронен хардуер, С., 2004
4. Mealy В., F. Tappero, Free Range VHDL, Free Range Factory, 2015
5. Pedroni V., Finite State Machines in Hardware: Theory and Design (with VHDL and SystemVerilog), The MIT Press, 2013
6. Field M., Introducing the Spartan 3E FPGA and VHDL, <https://hamsterworks.co.nz>, 2012
7. Бибило П. Н., Основы. Язык VHDL, Учебное пособие, Москва, 2011

**Б. Допълнителна**

1. Христов М., Р. Радонов, Б. Дончев, Системи за проектиране в микроелектрониката, С., 2004.
2. Cole С., Real Digital - A hands-on approach to digital design, Xi'an, 2009
3. MaxField С., The Design Warrior's Guide to FPGAs, Oxford, 2004

Съставил:

/доц. д-р инж. В. Кукенска /